

## Réalisation et simulation d'un modèle rapide d'Amplificateur Opérationnel en technologie CMOS

Cyril Fokam MAMO<sup>1</sup>, Évariste Tafo WEMBE<sup>1\*</sup>, Daniel TEKO<sup>2</sup>, Nicodem NISSO<sup>3</sup>, Jean MBIHI<sup>3</sup>  
et Martin KOM<sup>2</sup>,

<sup>1</sup>Département de Physique, Université de Douala, B.P. 24157 Douala, Cameroun

<sup>2</sup>ENSPY, Université de Yaoundé I, B.P. 8390 Yaoundé, Cameroun

<sup>3</sup>ENSET, Université de Douala, B.P. 1872 Douala, Cameroun

\* Correspondance, courriel : [twembee@yahoo.fr](mailto:twembee@yahoo.fr)

### Résumé

L'objectif de cet article est de montrer comment concevoir un prototype rapide d'amplificateur opérationnel (AOP) fait à base de la technologie CMOS sur le logiciel de simulation Proteus. Cet AOP est pour l'utilisation intégré des systèmes de détection à silicon strip, Si (Li), CdZnTe et Csl etc. Ce circuit à trois étages permet de réaliser des performances aussi compétitives que celles des précédents amplificateurs opérationnels. Ce système de performance relative a un gain différentiel de 47,90 dB ; une impédance d'entrée de  $10^{15}\Omega$  ; une impédance de sortie de  $25\Omega$  ; un taux de réjection en mode commun 57,80 dB et une vitesse de balayage de 27,5V/ $\mu$ s.

**Mots-clés :** *amplificateur opérationnel, CMOS transistor, comparateur, simulation.*

### Abstract

#### Design and simulation of a high speed Operational Amplifier made with CMOS

The objective of this paper is a design technique and simulation of a high speed operational amplifier (OPAMP) for silicon strip, Si(Li), CdZnTe and Csl detectors etc., which can be integrated the whole system and adopted to develop CMOS based application. The OPAMP is a 3 stage design comprising a differential input single-ended output differential amplifier, followed by a DC-coupled high-gain inverting amplifier, and the last stage, a source-follower unity gain buffer output stage for low resistance. The design specifications are: differential gain of 47.90 dB, input resistance of  $10^{15}\Omega$ , output resistance of  $25\Omega$ ; common mode rejection ratio of 57.80 dB and slew rate of about 27.5V/ $\mu$ s.

**Keywords :** *operational amplifier, CMOS transistor, discriminator, simulation.*

### 1. Introduction

Outre les applications dans les appareils grands publics, la technologie à semi-conducteurs est employée dans les expériences de physique des particules et de physique nucléaire. Ces expériences sur la physique des particules permettent de confirmer ou de remettre en cause des théories élaborées par des

scientifiques et sont généralement composées d'accélérateurs et de détecteurs de particules. Ces instruments d'une grande complexité sont actuellement capables d'identifier des phénomènes de physique à l'échelle submicronique. Or, les ambitions des programmes scientifiques requièrent l'amélioration des performances de mesure de ces outils. Ceci se traduit par des efforts de recherches, de développements et de constructions qui s'étalent généralement sur une période de 20 à 30 ans. Ainsi, plusieurs milliers de chercheurs et d'ingénieurs, qui excellent dans des domaines tels que la physique, la microélectronique et l'informatique, participent à ces projets. [1-3].

Dans les expériences de physique, les accélérateurs sont employés pour obtenir des collisions de faisceaux de particules: protons, électrons. Pour caractériser un état final résultant de la collision des faisceaux, on mesure les caractéristiques de chacune des particules produites à l'aide d'un assemblage de détecteurs: chambres à muons, calorimètres électromagnétiques, détecteurs de traces, détecteurs de vertex. Par exemple, les informations délivrées par le détecteur de vertex permettent de déterminer la position des vertex qui correspondent au lieu de désintégration des particules. Par l'analyse des trajectoires et l'identification des particules créées, les physiciens peuvent identifier les événements physiques engendrés lors des collisions et statuer sur leur interprétation. A ce niveau de recherche, l'expérimentation joue un rôle essentiel. Ainsi les performances d'un composant tel que l'amplificateur opérationnel est primordial, il est presque utilisé dans tous les blocs de la chaîne de mesure. On doit le terme d'amplificateur opérationnel à *JOHN R. Ragazzini* en 1947 [4], les amplificateurs opérationnels ont été initialement développés à l'ère des tubes électroniques, ils étaient alors utilisés dans les calculateurs analogiques. Actuellement, les amplificateurs opérationnels (AOP) sont disponibles sous forme de circuits intégrés. Depuis, des circuits plus performants ont été développés, certains basés sur des JFET (fin des années 1970), ou sur des MOSFET (début des années 1980). La plupart des AOP modernes peuvent se substituer à un  $\mu\text{A} 741$ , dans un circuit de conception ancienne, afin d'en améliorer les performances. Dans le cadre de notre recherche, nous avons réalisé une étude détaillée de l'amplificateur opérationnel en technologie CMOS fonctionnant plus particulièrement en mode non linéaire.

Un amplificateur opérationnel encore appelé (ampli op, AO, AOP, ALI ou ALL) est un amplificateur différentiel, c'est-à-dire un amplificateur qui amplifie une différence de potentiel électrique présente à ses entrées. Il a été initialement conçu pour effectuer des opérations mathématiques dans les calculs analogiques, il permettait de modéliser les opérations mathématiques de base. Par la suite, l'amplificateur opérationnel est utilisé dans bien d'autres applications tels que la commande des moteurs, la régulation de tension, les sources de courants ou encore les oscillateurs. Mais, ce qui nous intéressera particulièrement sur les amplificateurs opérationnels dans la chaîne d'instrumentation numérique de détection des particules est leur aptitude à pouvoir être utilisé en comparateur discriminateur, car les tensions issues du préamplificateur de charge devant être comparées à une tension de seuil présente à l'une des entrées du discriminateur. Physiquement, un amplificateur opérationnel est constitué de transistors, de tubes électroniques ou de n'importe quels autres composants amplificateurs. On le trouve communément sous forme de circuits intégrés. Le gain très important d'un amplificateur en boucle ouverte fait de lui un composant utilisé dans une grande variété d'applications.

Un amplificateur opérationnel en technologie CMOS dispose généralement de deux entrées, deux broches d'alimentation, et une sortie. L'entrée notée  $V_{e1}$  est dite non inverseuse tandis que l'entrée notée  $V_{e2}$  est dite inverseuse, ceci en raison de leur rôle respectif dans les relations entrées/sorties de l'amplificateur. La différence de potentiel entre ces deux entrées est appelée tension différentielle d'entrée. La broche d'alimentation positive est repérée par  $V_{DD}$ , sa valeur étant de +5V ; tandis que la broche d'alimentation négative est repérée par  $V_{SS}$ , sa valeur étant de -5V. Suivant les applications, l'amplificateur opérationnel

peut aussi être doté de deux broches pour la compensation décalage ainsi que d'une broche pour le réglage de la compensation fréquentielle.

Il existe des amplificateurs opérationnels possédant une sortie différentielle. De tels amplificateurs possèdent deux broches de sortie ainsi que quatre broches d'alimentation afin de pouvoir réaliser une isolation galvanométrique entre l'entrée et la sortie. Ces amplificateurs sont aussi appelés « amplificateurs d'isolement » [5].

Analyser ces particules produites consiste en la détermination de la nature (masse charge), à mesurer l'énergie cinétique, à reconstituer leur trajectoire ce qui nécessite l'utilisation des détecteurs appropriés [1]. A ces détecteurs qui délivrent un signal électrique, sont associés des dispositifs électroniques qui permettent la caractérisation de l'interaction de la particule avec le détecteur. Le signal produit par le détecteur est présenté à deux grandes familles de modules. La première, constituée de modules logiques permet de connaître l'instant d'arrivée d'une particule. Par analyse de la coïncidence ou l'anti-coïncidence avec d'autres particules détectées par l'utilisation des comparateurs (AOP), ces modules logiques participent à l'acceptation ou au rejet de l'évènement. Concrètement, ils décident d'archiver ou au contraire d'éliminer la mesure effectuée. La deuxième regroupe les modules analogiques et permet de mesurer l'énergie laissée par la particule dans le détecteur.

L'objectif de ce travail est d'améliorer le fonctionnement de la chaîne d'instrumentation dans la détection des particules, en s'appesantissant sur les différentes fonctionnalités des amplificateurs opérationnels (utilisation des transistors CMOS) notamment sur le fonctionnement en mode non linéaire. La démarche méthodologique de notre étude sera structurée comme suit: étude du principe de fonctionnement du module discriminateur, modélisation d'un comparateur à l'aide de la technologie CMOS, simulation et discussions, et enfin la conclusion et les perspectives.

## 2. Description du montage

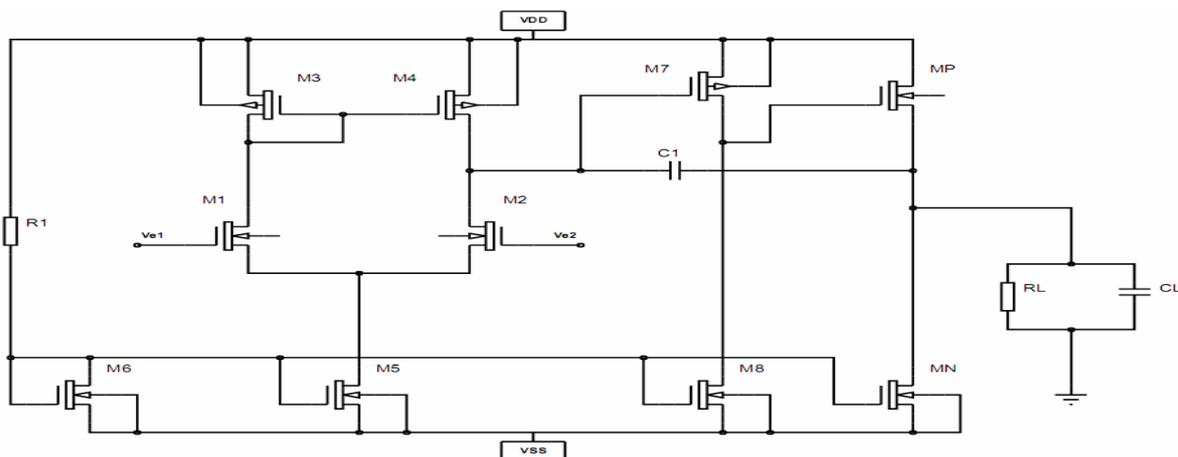


Figure 1 : Structure interne d'un Amplificateur Opérationnel en technologie CMOS

Le montage de l'amplificateur opérationnel en technologie CMOS est constitué d'une résistance externe  $R_1$  d'une valeur de  $1\text{ M}\Omega$  avec un transistor NMOS M6 délivrant un courant miroir aux transistors M5, M8 et Mn et trois étages à savoir ; l'étage différentiel, l'étage d'amplification et l'étage suiveur (**Figure 1**). Le circuit différentiel remplit l'une des fonctions les plus importantes de l'électronique analogique. Il permet de réaliser commodément, l'amplification à liaisons directes des signaux continus ou très lentement des

variables en fonction du temps. Il est présent dans de nombreuses fonctions telles que: Les comparateurs, les amplificateurs vidéo ou des filtres à large bande passante, les régulateurs de tension, les circuits comprenant des contrôles automatiques de gains, etc. Le circuit différentiel est aussi très utilisé dans de nombreuses applications de télécommunications analogiques sous la forme de cellules Gilbert [6-8]. Cette cellule permet de réaliser les fonctions de multiplication, de modulation d'amplitude, ou encore de comparaison de phases. Le circuit différentiel permet de réaliser des circuits à liaisons directes. La séparation entre les régimes statiques et dynamiques n'apparaît pas, de ce fait, aussi nettement que dans les circuits à couplages capacitifs. Il est alors indispensable de distinguer les conditions de fonctionnement linéaire et non linéaire de ce circuit, non seulement en fonction de la valeur de l'amplitude du signal, mais aussi en fonction de la compensation moyenne qui influence ses points de fonctionnement.

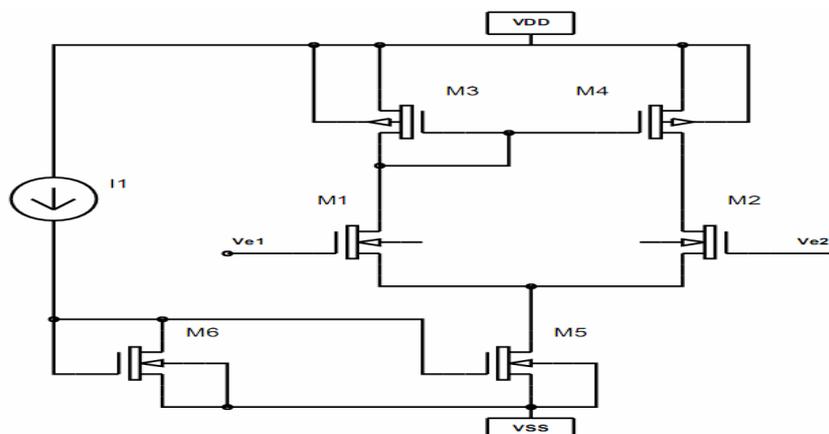
Les deux tensions  $V_{e1}$  et  $V_{e2}$  appliquées sur les grilles des transistors  $M_1$  et  $M_2$  de la **Figure 2** imposent de définir deux types de paramètres : à savoir, ceux du mode différentiel auquel correspond une réponse de l'amplificateur dépendant de la seule tension d'entrée différentielle  $V_{ed}$  :

$$V_{ed} = V_{e1} - V_{e2}$$

Et ceux du mode commun auquel correspond une réponse de l'amplificateur dépendant de la seule tension d'entrée de mode commun  $V_{emc}$  :

$$V_{emc} = \frac{V_{e1} + V_{e2}}{2}$$

Le signal de sortie d'un circuit différentiel ne doit généralement dépendre que de la tension différentielle  $V_{ed}$  qui constitue de ce fait le signal utile. L'influence du mode commun, représenté par  $V_{emc}$ , doit être aussi faible que possible. On la caractérise par le taux de rejet de la tension de mode commun (TRMC ou CMRR), relatif au rapport entre le gain en tension différentielle et le gain en tension de mode commun. Le but de cette étude est de fixer une tension  $V_{e2}$  continue de l'ordre de  $-120 \mu V$  à l'une des broches d'entrée de notre amplificateur opérationnel (tension de seuil) et de la comparer avec la tension  $V_{e1}$  sinusoïdale arrivant à l'autre broche d'entrée de l'amplificateur (tensions provenant du préamplificateur de charge après filtrage). La gamme de tension supérieure à la tension de seuil sera amplifiée à  $+V_{DD}$ , puis transmise à une unité locale de déclenchement et de synchronisation et celle inférieure à la tension de seuil sera simplement rejetée.



**Figure 2 :** Circuit différentiel à sources couplées

### Équation de transfert globale

Les transistors  $M_1$  et  $M_2$  de la paire différentielle sont supposés identiques. Posons  $K$  le terme correspondant à :

$$K = \frac{\mu C_{ox}}{2} \left(\frac{W}{L}\right)_{diff} \quad (1)$$

Supposons que l'on travaille en régime quasi-statique et que l'ensemble des transistors de la **Figure 2** fonctionnent en régime de forte inversion en zone de source de courant ( $V_{DS} > \Delta V_G$ ) [2]. Par l'intermédiaire de l'équation (2) en supposant une symétrie rigoureuse, la tension de sortie  $V_{ed}$  du circuit différentiel à sources couplées s'écrit :

$$V_{ed} = V_{GS1} - V_{GS2} = \sqrt{\frac{I_{D1}}{K}} - \sqrt{\frac{I_{D2}}{K}} \quad (2)$$

Les deux courants de drain  $I_{D1}$  et  $I_{D2}$  des transistors  $M_1$  et  $M_2$  sont aussi liés par la présence de la source de courant  $I_0$  :

$$I_{D1} + I_{D2} = I_0 \quad (3)$$

On en déduit les courants de drain  $I_{D1}$  et  $I_{D2}$  [9] :

$$I_{D1} = \frac{I_0}{2} + \frac{I_0}{2} \sqrt{\frac{2K}{I_0} V_{ed}^2 - \frac{K^2}{I_0^2} V_{ed}^4} \quad (4)$$

$$I_{D2} = \frac{I_0}{2} - \frac{I_0}{2} \sqrt{\frac{2K}{I_0} V_{ed}^2 - \frac{K^2}{I_0^2} V_{ed}^4} \quad (5)$$

Soient les variations du courant différentiel de sortie  $\Delta I_D$  suivante :

$$\Delta I_D = I_{D1} - I_{D2} = I_0 \sqrt{\frac{2K}{I_0} V_{ed}^2 - \frac{K^2}{I_0^2} V_{ed}^4} = V_{ed} \sqrt{2K/I_0} \sqrt{1 - \frac{K}{2I_0} V_{ed}^2} \quad (6)$$

Le terme contenu sous la racine carrée devant être positif, l'équation (6) n'est valable que pour  $V_{ed} < \sqrt{\frac{2I_0}{K}}$

### Équation de transfert petit signal

Avec l'hypothèse d'une équation  $I_D$  parabolique du transistor MOS en régime de forte inversion, on peut admettre que le courant différentiel de sortie  $\Delta I_D$  est linéaire par rapport à la tension différentielle  $V_{ed}$  si  $KV_{ed}^2/2I_0 \ll 1$ . Ainsi, pour  $V_{ed} < \sqrt{\frac{2I_0}{K}}$ , nous obtenons en régime linéaire (petit signal) :

$$\Delta I_D = I_{D1} - I_{D2} = \sqrt{4KI_0} V_G \equiv g_m V_{ed} \quad (7)$$

Avec  $g_m$  la transconductance du transistor  $M_1$  ou  $M_2$  ( $g_m = g_{m1} = g_{m2}$ ).

### Domaine d'admission de la tension de mode commun

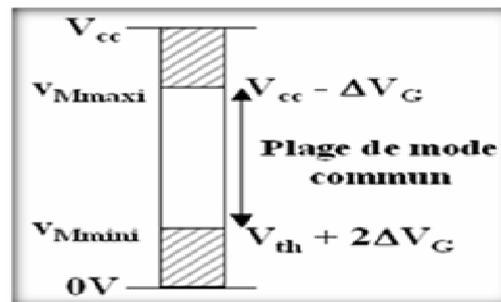
Selon le schéma de la **Figure 2**, la tension admissible de mode commun intervient :

- Par valeur inférieure lorsque les transistors  $M_1$  et  $M_2$  sont à la limite de la zone source de courant ;
- Par valeur supérieure lorsque les transistors  $M_1$  et  $M_2$  de la paire différentielle sont à la limite de la zone ohmique.

Les tensions admissibles en mode commun inférieure et supérieure sont donc données par **Figure 3**.

$$V_{emc\_min} = V_{GS1\_min} - \Delta V_{GS2\_min} \cong V_T + 2\Delta V_G \quad (8)$$

$$V_{emc\_max} = V_{GS1} + (V_{cc} - |V_{GS2}|) - \Delta V_{G1} \cong V_{DD} - \Delta V_G \quad (9)$$



**Figure 3 :** Plage admissible de tension de mode commun  $V_{mc}$  du circuit (**Figure 2**), avec l'hypothèse d'une très faible amplitude de la tension différentielle  $V_d$  [9]

Dans ces relations, nous n'avons pas pris en compte le fait que les tensions de seuil  $V_T$  des transistors de la paire différentielle augmentent par effet de substrat avec la tension de mode commun  $V_{emc}$ . Les relations (8) et (9) montrent que pour optimiser la plage admissible de la tension de mode commun, il est nécessaire de réduire la valeur  $\Delta V_G$  des transistors  $M_1$ ,  $M_2$  et  $M_3$  [9] :

$$\Delta V_G = V_{GS} - V_T = \sqrt{\frac{I_D}{K}} = \sqrt{\frac{I_D}{\frac{\mu C_{ox} W}{2L}}} \quad (10)$$

Dans la pratique, cette condition est respectée pour une faible densité de courant par  $\mu m$  de largeur de canal et pour une paire différentielle de type NMOS. Il faut donc que le transistor source de courant  $M_2$  et les transistors  $M_3$  et  $M_4$  soient larges avec un courant relativement faible.

- L'étage d'amplification de cet amplificateur est constitué des transistors  $M_7$  et  $M_8$ , cet amplificateur fonctionne en classe A afin d'amplifier avec le moins de distorsion possible le signal provenant de l'étage différentiel. La capacité de  $C_1 = 0,25pF$  permet d'assurer une contre réaction locale aux bornes de l'étage d'amplification et ainsi d'assurer la compensation fréquentielle de l'amplificateur opérationnel afin d'améliorer la vitesse de balayage.

- L'étage suiveur de sortie encore appelé buffer de sortie est constitué des transistors  $M_N$  et  $M_P$ . C'est un montage drain commun permettant un gain en tension unité et une faible impédance de sortie.

### 3. Simulations et discussion

Dans cette section, il faut apprécier les grandeurs physiques des éléments constituant le circuit réalisé, l'objectif étant de ressortir les caractéristiques de l'AOP le plus probable après calculs et choix des paramètres. En se basant des formules développées et sur plusieurs simulations effectuées, les résultats des caractéristiques obtenues sont les suivants :

Caractéristiques	Travaux précédents	Valeurs obtenues après simulation
Gain différentiel (dB)	33,466	47.900
Gain en modes commun	<0.5	0,32
Impédance d'entrée ( $\Omega$ )	> $10^5$	$10^{15}$
Impédance de sortie ( $\Omega$ )	<200	25
Gain bandwidth (MHZ)	>0.5 (avec un gain unité)	350
TRMC ou CMRR (dB)	39,486	57,800
Vitesse de balayage ou Slew Rate (V/ $\mu$ s)	0,5	27,5
Courant d'entrée ( $\mu$ A)	De quelques fA à quelques $\mu$ A	4,9295
Courant de sortie ( $\mu$ A)	De quelques fA quelques $\mu$ A	$10^{-3}$
Tension d'alimentation	$\pm 5V$	$\pm 5V$
Nombre d'étages	3	3
Compensation	<50pF	0,25pF
Charge en sortie	$R_L > 50\Omega$ $C_L < 50pF$	$R_L = 50\Omega$ $C_L = 1pF$
Courant d'offset	-	$10^{-9}A$

Pour confirmer le bon fonctionnement de l'AOP réalisé en mode non linéaire, en mettant un signal sinusoïdal à l'entrée  $V_{e1}$  et en plaçant à l'entrée  $V_{e2}$  une tension de référence 0. Après de multiples simulations, les courbes dont le comportement se rapproche le plus de celui d'un amplificateur opérationnel en boucle ouverte ont été retenues (*Figures 4 et 5*).

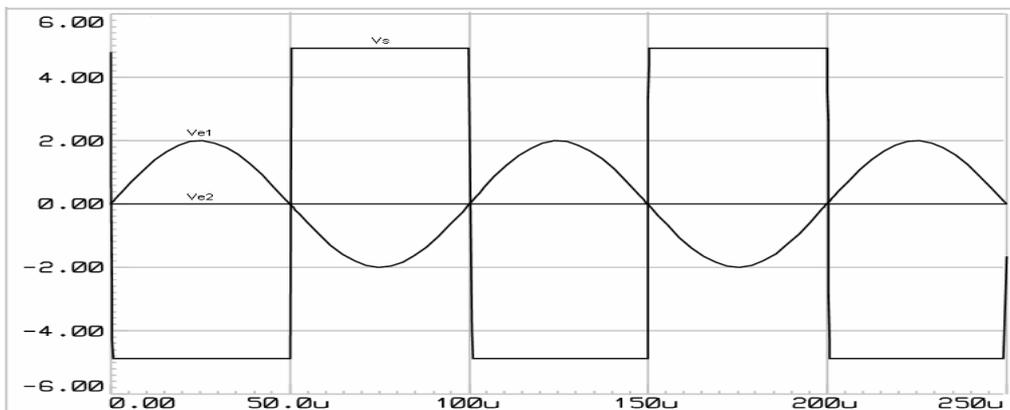


Figure 4 : Comparateur : chronogrammes



Figure 5 : Réponse fréquentielle du gain

Comme application de l'AOP en technologie CMOS réalisé, le choix est porté sur un circuit électronique bien connu qu'est le multivibrateur astable, dont la période est donnée par :  $T = 2RC \ln(1 + 2 \frac{R_2}{R_1})$ , le schéma du circuit et le résultat en simulation sont présentés sur les Figures 6 et 7.

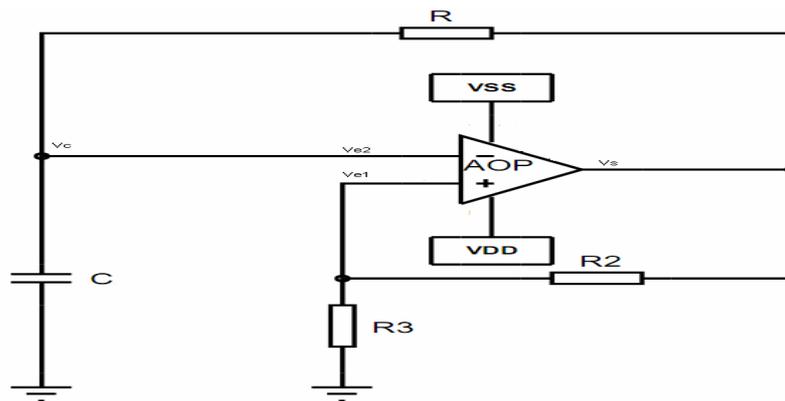


Figure 6 : Schéma du multivibrateur astable

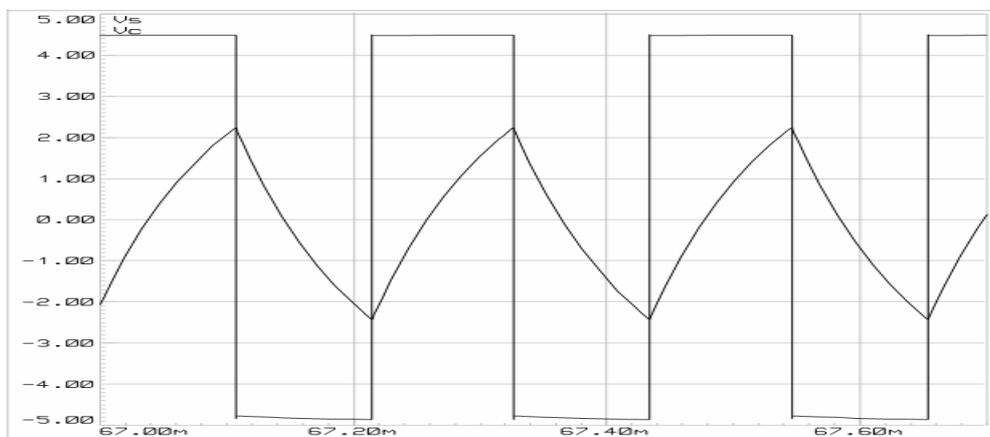


Figure 7 : Signaux sur le multivibrateur

En comparant les résultats des travaux effectués au laboratoire et ceux effectués précédemment on remarque que :

- L'amélioration du gain différentiel d'une valeur de 14 dB. Néanmoins, les recherches poursuivent leurs cours afin de pouvoir parfaire ce gain et atteindre une valeur d'au moins 80 dB tel que prévue dans la littérature.
- Concernant le gain en mode commun qui est un gain parasite, on a pu le réduire étant donné que c'est une caractéristique qui doit tendre vers zéro pour un comparateur CMOS.
- On a obtenu une valeur de GBW un peu plus grande que celle prévue par la littérature, cette différence est due à l'insuffisance du gain statique car au fur et à mesure que l'on évoluait en gain pendant les simulations, on se rendait compte de la réduction du GBW. Ce qui laisse envisager que lorsque les valeurs désirées du gain statique seront atteintes, la valeur de GBW souhaitée le sera également.
- Le TRMC qui est une caractéristique étroitement liée au gain différentiel et de mode commun a également été amélioré mais qui reste cependant loin de la valeur idéale prévue dans la littérature, car l'objectif serait d'atteindre une valeur d'au moins 70 dB.

#### 4. Conclusion et perspectives

Les amplificateurs opérationnels en technologie CMOS ont créé un nouveau marché avec l'avènement du multimédia. Leurs caractéristiques, ainsi que leur coût, les ont, en effet destinés au marché planétaire. L'association de la microélectronique à la détection des particules permet de pouvoir déterminer avec une nette précision la nature des particules issues des détecteurs du fait de la haute performance des composants CMOS, l'intégration due aux microcomposants utilisés dans la chaîne d'instrumentation fait l'objet de recherches afin de proposer des solutions offrant de meilleures caractéristiques que les systèmes classiques. Le schéma de l'AOP a été réalisé et simulé sur le logiciel de CAO (conception assistée par ordinateur) : Proteus version 7.6. Les résultats sont encourageants. Néanmoins on n'a pas pu atteindre la valeur du gain et le produit GBW tels que fixés dans la revue de la littérature. Sinon les études sont toujours menées dans nos centres de recherche et universitaire afin d'améliorer au mieux ces différentes caractéristiques.

Toutefois, on peut se réjouir d'avoir amélioré par simulation de 14 dB la valeur de gain statique, car on est passé de 33.47 dB à une valeur théorique de 43.77 dB et expérimentale de 47.90 dB. Comme conséquence de cette insuffisance au niveau du gain, on a trouvé un résultat de GBW plus grand que celui prévu dans la littérature.

Comme perspective pour ce travail, il faut pousser plus loin ce travail de recherche afin de pouvoir améliorer le gain statique idéal et ensuite de procéder à la réalisation effective de ce modèle d'amplificateur opérationnel pour qu'il puisse être utilisé à l'échelle internationale.

#### Références

- [1] - T. LEGOU, "Étude et réalisation d'une chaîne d'instrumentation numérique pour l'identification des ions", Thèse de Doctorat spécialité Électronique et Microélectronique présentée à l'UFR de sciences de l'université de CAEN, Mars (2003).
- [2] - P. E. ALLEN and D. R. HOLBERG, "CMOS Analog Circuit design", *Oxford University Press*, New York, (2002).
- [3] - T. E. WEMBE, H. SU and Y. GAO, "Design and simulation of charge sensitive preamplifier with CMOS FET implemented as feedback capacitor" NST, August (2008) 241-245.

- [4] - J. WATT, "Opamp applications handbook newness", (2004) P 779
- [5] - J. F. GAZIN, "Manuel d'application CIL, tome 1, les amplificateurs opérationnels" Thomson- Sescosem, Page2.
- [6] - P. R. GRAY, P. HURST and R. MEYER, "Analysis and design of analog integrated circuits", 4<sup>th</sup> edition John Wiley and sons, (2001).
- [7] - L. GATET, H. TAP-BETEILLE, and M. LESCURE, "Design and test of CMOS MLP analog neural network for fast on Board signal processing", 13<sup>th</sup> IEEE international conference on electronics, circuits and systems (ICECS 2006), Nice, France, Page 922-925.
- [8] - L. GATET, H. TAP-BETEILLE, and M. LESCURE, "Functional test of a 0.6  $\mu\text{m}$  CMOS MLP Analog Neural Network for fast Board signal processing" ICECS (2006) special issue of analog integrated circuits and signal processing, springer science & Business Media (première lecture).
- [9] - R.GEIGER, P. ALLEN and N. STRADER, "Analog integrated circuits", 3<sup>th</sup> edition john wiley and sons, (1990).